Министерство науки и высшего образования Российской Федерации

Федеральное государственное автономное образовательное учреждение   
высшего образования «Новосибирский национальный исследовательский  
государственный университет» (Новосибирский государственный университет, НГУ)

**Факультет информационных технологий**

СОГЛАСОВАНО

Декан ФИТ НГУ

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ М.М. Лаврентьев

«03» июля 2019 г.

РАБОЧАЯ ПРОГРАММА Дисциплины

|  |
| --- |
| **Архитектура современных микропроцессоров и мультипроцессоров** |

Направление подготовки: 09.03.01 ИНФОРМАТИКА И ВЫЧИСЛИТЕЛЬНАЯ ТЕХНИКА

Направленность (профиль): Программная инженерия и компьютерные науки

Форма обучения: очная

Год обучения: 3, семестр: 6

|  |  |  |
| --- | --- | --- |
| **№** | **Вид деятельности** | **Семестр** |
| **6** |
| **1** | Лекции, час. | 32 |
| **2** | Практические занятия, час. | 32 |
| **3** | Лабораторные занятия, час. |  |
| **4** | Занятий в контактной форме без учета промежуточной аттестации, час, из них | 66 |
| **5** | в электронной форме, час. |  |
| **6** | из них аудиторных занятий, час. | 64 |
| **7** | из них в активной и интерактивной форме, час. | 35 |
| **8** | консультаций, час. | 2 |
| **9** | Самостоятельная работа, час. | 76 |
| **10** | в том числе на выполнение письменных работ, час | 2 |
| **11** | Форма аттестации (экзамен, зачет, дифференцированный зачет), час | Э 2 |
| **12** | Всего зачетных единиц[[1]](#footnote-1) | 4 |

Новосибирск 2019

Рабочая программа дисциплины составлена на основании федерального государственного образовательного стандарта (ФГОС) высшего образования - бакалавриат по направлению подготовки 09.03.01 ИНФОРМАТИКА И ВЫЧИСЛИТЕЛЬНАЯ ТЕХНИКА.

Федеральный государственный образовательный стандарт (ФГОС) высшего образования - бакалавриат по направлению подготовки 09.03.01 ИНФОРМАТИКА И ВЫЧИСЛИТЕЛЬНАЯ ТЕХНИКА введен в действие приказом Минобрнауки от 19.09.2017 № 929.

Место дисциплины в структуре учебного плана: Блок 1 Дисциплины (модули); часть, формируемая участниками образовательных отношений, дисциплина по выбору.

Рабочая программа дисциплины утверждена решением Ученого совета факультета информационных технологий от 02.07.2019, протокол № 75.

Программу разработали:

доц. кафедры параллельных вычислений ФИТ

кандидат технических наук В.П. Маркова

ст. преп. кафедры параллельных вычислений ФИТ В.А. Перепёлкин

ст. преп. кафедры параллельных вычислений ФИТ С.Е. Киреев

Заведующий кафедрой параллельных вычислений ФИТ,

доктор технических наук В.Э.Малышкин

Ответственный за образовательную программу:

доцент кафедры систем информатики ФИТ,

кандидат технических наук А.А. Романенко

**Аннотация к рабочей программе дисциплины**

**«Архитектура современных микропроцессоров и мультипроцессоров»**

Дисциплина «Архитектура современных микропроцессоров и мультипроцессоров» реализуется в рамках образовательной программы высшего образования – программы бакалавриата 09.03.01 ИНФОРМАТИКА И ВЫЧИСЛИТЕЛЬНАЯ ТЕХНИКА, направленность (профиль): Программная инженерия и компьютернЫЕ НАУКИ по очной форме обучения на русском языке.

**Место в образовательной программе:** Дисциплина «Архитектура современных микропроцессоров и мультипроцессоров» развивает знания, умения и навыки, сформированные у обучающихся по результатам изучения следующих дисциплин: «ЭВМ и периферийные устройства», «Основы параллельного программирования».

Дисциплина «Архитектура современных микропроцессоров и мультипроцессоров» является базовой для освоения дисциплины «Введение в организацию распределённых вычислений».

Дисциплина «Архитектура современных микропроцессоров и мультипроцессоров» реализуется в 6 семестре в рамках части, формируемой участниками образовательных отношений, дисциплин (модулей) Блока 1 и является дисциплиной по выбору.

Дисциплина «Архитектура современных микропроцессоров и мультипроцессоров» направлена на формирование компетенций:

Способен разрабатывать компоненты системных программных продуктов (ПКС-2) в части следующих индикаторов достижения компетенции:

ПКС-2.6 Знать: алгоритмы, модели и объекты исследования в предметной области

**Перечень основных разделов дисциплины:**

Дисциплина посвящена углубленному изучению архитектуры микропроцессоров и мультипроцессоров. В рамках лекций даются фундаментальные знания, необходимые для формирования системного взгляда студентов на предметную область, а также изучаются конкретные архитектуры микропроцессоров и мультипроцессоров. При освоении дисциплины студенты выполняют следующие виды учебной работы: лекции, практические занятия, самостоятельная работа. В учебном процессе предусматривается использование активных и интерактивных форм проведения занятий*.* В том числе в интерактивной форме на лекциях проводится краткое обсуждение материала предыдущей лекции.

Самостоятельная работа включает: изучение литературы по курсу, подготовку к практическим занятиям по разделам дисциплины, повторение лекционного материала по конспектам лекций, подготовку к коллоквиумам и экзамену.

Общий объем дисциплины – 4 зачетных единиц (144 часа).

**Правила аттестации по дисциплине.** Текущий контроль по дисциплине «Архитектура современных микропроцессоров и мультипроцессоров» осуществляется следующим образом. На лекциях проводятся коллоквиумы — краткие письменные работы по материалам лекций. На практических занятиях проводится защита портфолио по выполненным практическим заданиям.

Промежуточная аттестация по дисциплине «Архитектура современных микропроцессоров и мультипроцессоров» проводится по завершению периода ее освоения (семестра). Промежуточная аттестация по дисциплине проводится в три этапа:

1. Оценочное портфолио по результатам работы в семестре, которое включает четыре практических задания.
2. Коллоквиумы в течение семестра по темам лекционных занятий.
3. Устный экзамен. В каждом экзаменационном билете два вопроса. Во время ответа обучающемуся могут быть заданы дополнительные вопросы, в зависимости от вопросов, образующих билет.

Результаты промежуточной аттестации по дисциплине оцениваются по шкале «неудовлетворительно», «удовлетворительно», «хорошо», «отлично». Оценки «отлично», «хорошо», «удовлетворительно» означают успешное прохождение промежуточной аттестации.

Оценка «отлично» соответствует продвинутому уровню сформированности компетенции.

Оценка «хорошо» соответствует базовому уровню сформированности компетенции.

Оценка «удовлетворительно» соответствует пороговому уровню сформированности компетенции.

**Учебно-методическое обеспечение дисциплины.**

Учебно-методические материалы по дисциплине «Архитектура современных микропроцессоров и мультипроцессоров» на сайте кафедры параллельных вычислений ФИТ: <http://ssd.sscc.ru/ru/chair/nsu/arch>.

1. **Внешние требования к дисциплине**

Таблица 1.1

|  |
| --- |
| **Компетенция ПКС-2 Способен разрабатывать компоненты системных программных продуктов, *в части следующих результатов обучения:*** |
| **ПКС-2.6** Знать: алгоритмы, модели и объекты исследования в предметной области |

1. **Требования к результатам освоения дисциплины**

Таблица 2.1

|  |  |  |  |
| --- | --- | --- | --- |
| **Результаты изучения дисциплины по уровням освоения (иметь представление, знать, уметь, владеть)** | **Формы организации занятий** | | |
| **Лекции** | **Практики** | **Самостоятельная работа** |
| **ПКС-2.6** Знать: алгоритмы, модели и объекты исследования в предметной области | | | |
| 1. Знать базовые принципы организации современных микропроцессоров и мультипроцессоров | + | + | + |
| 2. Уметь сопоставлять нефункциональные свойства алгоритмов, программ и вычислителей | + | + | + |
| 3. Иметь представление о количественных характеристиках производительности современных микропроцессоров и мультипроцессоров |  | + | + |
| 4. Иметь представление об архитектуре и основных свойствах распространённых современных микропроцессоров и мультипроцессоров | + |  | + |
| 5. Уметь анализировать техническую информацию и документацию на микропроцессоры и мультипроцессоры | + | + | + |
| 6. Уметь искать информацию об архитектуре микропроцессоров и мультипроцессоров в сети Интернет | + | + | + |

**3. Содержание и структура учебной дисциплины**

Таблица 3.1

|  |  |  |  |
| --- | --- | --- | --- |
| **Темы лекций** | **Активные формы, час.** | **Часы** | **Ссылки на результаты обучения** |
| **Семестр: 6** | | | |
| 1. Введение в архитектуру современных микропроцессоров и мультипроцессоров | 0.2 | 2 | 1, 2 |
| 1. Фундаментальные понятия предметной области; модели вычислений, классы языков программирования и архитектур микропроцессоров | 0.2 | 2 | 1, 2 |
| 1. Модель фон-Неймана и её связь с архитектурами микропроцессоров и мультипроцессоров | 0.2 | 2 | 1, 2 |
| 1. Шины и прерывания | 0.2 | 2 | 1 |
| 1. Суперскалярные процессоры | 0.2 | 2 | 1 |
| 1. Архитектуры VLIW, EPIC и Эльбрус | 0.2 | 2 |  |
| 1. Организация памяти в микропроцессорах и мультипроцессорах | 0.3 | 3 | 1 |
| 1. Многопоточное исполнение команд и его связь с архитектурой микропроцессоров и мультипроцессоров | 0.2 | 2 | 1 |
| 1. Конвейеризация вычислений и внеочередное исполнение команд | 0.3 | 3 | 1 |
| 1. Предсказание переходов | 0.2 | 2 | 1 |
| 1. Микропроцессоры AMD | 0.2 | 3 | 4, 5, 6 |
| 1. Микропроцессоры Intel | 0.2 | 3 | 4, 5, 6 |
| 1. Микропроцессоры IBM | 0.2 | 2 | 4, 5, 6 |
| 1. Современные тенденции развития микропроцессоров и мультипроцессоров | 0.2 | 2 | 4, 6 |
| **Итого:** | **3** | **32** |  |

Таблица 3.2

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **Темы практических занятий** | **Активные формы, час.** | | **Часы** | **Ссылки на результаты обучения** | | **Учебная деятельность** |
| **Семестр: 6** | | | | | | |
| Тема 1. Оценка производительности процессора на заданных операциях | 8 | 8 | | | 1, 2, 3, 5, 6 | Обучающиеся разрабатывают программу, нагружающую процессор операциями заданного вида, и исследуют его производительность. |
| Тема 2. Определение размера буфера переупорядочивания команд | 8 | 8 | | | 1, 2, 3, 5, 6 | Обучающиеся разрабатывают программу, нагружающую процессор специальным образом, что позволяет им определить размер буфера переупорядочивания команд. |
| Тема 3. Определение параметров динамического предсказателя переходов микропроцессора | 8 | 8 | | | 1, 2, 3, 5, 6 | Обучающиеся проектируют и реализуют программу, исследующую параметры динамического предсказателя переходов и исследуют её на микропроцессорах с различной архитектурой. |
| Тема 4. Определение структуры связей ядер в микропроцессоре | 8 | 8 | | | 1, 2, 3, 5, 6 | Используя синтетический тест обучающиеся исследуют временные характеристики обращений к памяти различных ядер микропроцессора, на основе чего выявляют структуру связей ядер. |
| **Итого:** | **32** | **32** | | |  |  |

1. **Самостоятельная работа студентов**

Таблица 4.1

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **№** | **Виды самостоятельной работы** | **Ссылки на результаты обучения** | **Часы на выполнение** | **Часы на консультации** | |
| **Семестр: 6** | | | | | |
| 1 | Подготовка к практическим занятиям | 1, 2, 3, 5, 6 | 46 | 0 | |
| Обучающиеся выполняют практические задания в соответствии с методическими указаниями на сайте курса (<http://ssd.sscc.ru/ru/chair/nsu/arch>), оформляют портфолио по результатам выполнения практических заданий. Это основной вид самостоятельной работы обучающихся. | | | | |
| 2 | Подготовка к коллоквиумам | 1, 2, 4, 5, 6 | 6 | 0 | |
| Обучающиеся повторяют пройденный лекционный материал по конспектам лекций и материалам на сайте курса (<http://ssd.sscc.ru/ru/chair/nsu/arch>) перед коллоквиумом. | | | | |
| 3 | Подготовка к экзамену | 1, 2, 4, 5, 6 | 24 | 2 | |
| Обучающиеся повторяют пройденный лекционный материал по конспектам лекций и материалам на сайте курса (<http://ssd.sscc.ru/ru/chair/nsu/arch>) перед экзаменом. Подготовка осуществляется по вопросам, представленным в фонде оценочных средств. | | | | |
|  |
|  | **Итого:** | | **76** | | **2** |

1. **Образовательные технологии**

В ходе реализации учебного процесса по дисциплине проводятся лекционные и практические занятия. Темы, рассматриваемые на лекциях и изучаемые самостоятельно, закрепляются при выполнении конкретных заданий на практических занятиях. Также применяются следующие интерактивные формы обучения (таблица 5.1).

Таблица 5.1

|  |  |  |
| --- | --- | --- |
| **1** | Совместное обсуждение темы в контексте конкретной ситуации | ПКС-2.6 |
| **Формируемые умения:** 1. Знать базовые принципы организации современных микропроцессоров и мультипроцессоров. 2. Уметь сопоставлять нефункциональные свойства алгоритмов, программ и вычислителей. 3. Иметь представление о количественных характеристиках производительности современных микропроцессоров и мультипроцессоров. 4. Иметь представление об архитектуре и основных свойствах распространённых современных микропроцессоров и мультипроцессоров | | |
| **Краткое описание применения:** Лектор организовывает краткое обсуждение темы по содержанию прошлой лекции, ставя перед аудиторией дискуссионный вопрос, требующий комплексного анализа. | | |
| **2** | Портфолио | ПКС-2.6 |
| 1. Знать базовые принципы организации современных микропроцессоров и мультипроцессоров. 2. Уметь сопоставлять нефункциональные свойства алгоритмов, программ и вычислителей. 3. Иметь представление о количественных характеристиках производительности современных микропроцессоров и мультипроцессоров. 5. Уметь анализировать техническую информацию и документацию на микропроцессоры и мультипроцессоры. 6. Уметь искать информацию об архитектуре микропроцессоров и мультипроцессоров в сети Интернет. | | |
| **Краткое описание применения:** студенты ведут портфолио (коллекцию работ), которое является основанием для проведения аттестации по дисциплине. | | |

Для организации и контроля самостоятельной работы студентов, а также проведения консультаций применяются информационно-коммуникационные технологии (таблица 5.2).

Таблица 5.2

|  |  |
| --- | --- |
| Информирование | Общение с преподавателем по электронной почте: [v.perepelkin@g.nsu.ru](mailto:v.perepelkin@g.nsu.ru), [s.kireev@g.nsu.ru](mailto:s.kireev@g.nsu.ru). |
| Консультирование | Общение с преподавателем по электронной почте: [s.kireev@g.nsu.ru](mailto:s.kireev@g.nsu.ru). |
| Контроль | Общение с преподавателем по электронной почте: [s.kireev@g.nsu.ru](mailto:s.kireev@g.nsu.ru). |
| Размещение учебных материалов | Страница дисциплины на сайте кафедры параллельных вычислений ФИТ: <http://ssd.sscc.ru/ru/chair/nsu/arch> |

**6. Правила аттестации студентов по учебной дисциплине**

По дисциплине «Архитектура современных микропроцессоров и мультипроцесооров» проводится текущая и промежуточная аттестация (итоговая по дисциплине).

**Текущая аттестация** по дисциплине «Архитектура современных микропроцессоров и мультипроцесооров» осуществляется на практических и лекционных занятиях. Аттестация на практических занятиях состоит в защите результатов выполнения практических заданий. Результаты выполнения каждого практического задания студент должен оформить в виде отчета и защитить, ответив на 2-3 вопроса преподавателя по теме задания. За каждое практическое задание по результатам проверки отчета и защиты преподавателем выставляется оценка «отлично», «хорошо», «удовлетворительно» или «неудовлетворительно». Оценка «отлично» за практическое задание ставится, если отчет содержит все необходимые элементы, не имеет недочетов, и студент правильно ответил на все вопросы преподавателя. При наличии небольших ошибок или недочетов в отчете или ответах на вопросы ставится оценка «хорошо». При наличии серьезных ошибок в отчете или ответах на вопросы, но принципиально не влияющих на суть работы, ставится оценка «удовлетворительно». При наличии существенных ошибок в отчете или ответах на вопросы, при которых задание не может считаться правильно выполненным, за него ставится оценка «неудовлетворительно». Наличие оценок кроме «неудовлетворительно» по результатам защиты практических заданий является одним из условий успешного прохождения промежуточной аттестации. Из отчетов по практическим заданиям формируется портфолио студента.

Аттестация на лекциях состоит в написании студентами коллоквиумов — кратких контрольных работ по пройденному материалу. Коллоквиумы проверяются и оцениваются преподавателем по шкале: «неудовлетворительно», «удовлетворительно», «хорошо» и «отлично».

**Промежуточная аттестация** (итоговая по дисциплине) проводится по завершению периода ее освоения (семестра) в виде экзамена. Экзамен проводится в традиционной форме. Студент получает случайный билет (из числа имеющихся) с вопросами по темам дисциплины. Студенту предоставляется не менее 20 минут на подготовку к ответу. При подготовке студент не может использовать никакие материалы (конспекты лекций, доступ в Интернет и т.п.). Далее преподаватель проверяет знания студента в устной беседе по вопросам билета и, при необходимости, по другим вопросам дисциплины. По результатам устного ответа и с учётом оценок за текущую аттестацию студенту ставится оценка «отлично», «хорошо», «удовлетворительно» или «неудовлетворительно». Оценки «отлично», «хорошо», «удовлетворительно» означают успешное прохождение промежуточной аттестации.

В таблице 6.1 представлено соответствие форм аттестации заявляемым требованиям к результатам освоения дисциплины.

Таблица 6.1

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **Коды компетенций ФГОС** | **Результаты обучения** | **Формы аттестации** | | |
| **Этап 1 – портфолио** | **Этап 2 – коллоквиум** | **Этап 3 – экзамен** |
| **ПКС-2** | **ПКС-2.6** Знать: алгоритмы, модели и объекты исследования в предметной области | **+** | **+** | **+** |

Требования к структуре и содержанию портфолио, оценочные средства, а также критерии оценки сформированности компетенций и освоения дисциплины в целом, представлены в Фонде оценочных средств, являющемся приложением 1 к настоящей рабочей программе дисциплины.

**7. Литература**

1. Эффективное программирование современных микропроцессоров : учебное пособие / В.П. Маркова, С.Е. Киреев, М.Б. Остапкевич, В.А. Перепелкин ; Министерство образования и науки Российской Федерации, Новосибирский государственный технический университет. - Новосибирск : НГТУ, 2014. - 148 с. : табл., схем., ил. - Библиогр. в кн. - ISBN 978-5-7782-2391-2 ; То же [Электронный ресурс]. - URL: <http://biblioclub.ru/index.php?page=book&id=435972>.
2. Программирование на современных мультиядерных архитектурах (на примере Intel Xeon Phi) / В.П. Гергель, И.Б. Мееров, С.И. Бастраков и др. - 2-е изд., испр. - Москва : Национальный Открытый Университет «ИНТУИТ», 2016. - 271 с. : ил., граф. - Библиогр. в кн. ; То же [Электронный ресурс]. - URL: <http://biblioclub.ru/index.php?page=book&id=429007>.
3. Гергель, Виктор Павлович (д-р техн. наук). Высокопроизводительные вычисления для многопроцессорных многоядерных систем [Текст] : учебник для студентов высших учебных заведений, обучающихся по направлениям ВПО 010400 "Прикладная математика и информатика" и 010300 "Фундаментальная информатика и информационные технологии" / В.П. Гергель ; Б-ка Нижегор. гос. ун-та им. Н. И. Лобачевского. Москва : Физматлит : Изд-во МГУ : Изд-во Нижегор. ун-та, 2010. 539, [4] с. : ил. ; 25 см. (Серия Суперкомпьютерное образование) . ISBN 978-5-211-05937-5. ISBN 978-5-9221-1312-0. (45 экз).

*Интернет-ресурсы*

Таблица 7.1

|  |  |  |
| --- | --- | --- |
| № п/п | Наименование Интернет-ресурса | Краткое описание |
| 1 | Agner Fog. Software optimization resources [Электронный ресурс]. – Режим доступа: <https://www.agner.org/optimize/> . – Загл. с экрана | Собрание информационных и справочных материалов по оптимизации программ. |
| 2 | Intel® 64 and IA-32 Architectures Software Developer Manuals [Электронный ресурс]. – Режим доступа: <https://software.intel.com/en-us/articles/intel-sdm> . – Загл. с экрана | Материалы по архитектуре процессоров Intel и оптимизации программ для процессов Intel. |
| 3 | AMD, Developer Guides, Manuals & ISA Documents [Электронный ресурс]. – Режим доступа: [https://developer.amd.com/resources/ developer-guides-manuals/](https://developer.amd.com/resources/%20developer-guides-manuals/) . – Загл. с экрана | Материалы по архитектуре процессоров AMD и оптимизации программ для процессов AMD. |
| 4 | Intel® Intrinsics Guide [Электронный ресурс]. – Режим доступа: [https://software.intel.com/sites/ landingpage/IntrinsicsGuide/](https://software.intel.com/sites/%20landingpage/IntrinsicsGuide/) . – Загл. с экрана | Справочник по функциям, встроенным в компилятор, для использования векторных расширений в процессорах Intel. |
| 5 | Roofline Performance Model [Электронный ресурс]. – Режим доступа: <https://crd.lbl.gov/departments/computer-science/PAR/research/roofline/> . – Загл. с экрана | Сайт проекта по разработке модели для анализа производительности программ. |
| 6 | Application Performance Characterization Benchmarking (APEX) [Электронный ресурс]. – Режим доступа: <https://crd.lbl.gov/departments/computer-science/PAR/research/previous-projects/apex/> . – Загл. с экрана | Сайт проекта по разработке модели для анализа и моделирования производительности программ. |

**8. Учебно-методическое и программное обеспечение дисциплины**

**8.1. Учебно-методическое обеспечение**

Дисциплина по выбору "Архитектура современных микропроцессоров и мультипроцессоров" [Электронный ресурс] : учебно-методические материалы к дисциплине. – Режим доступа: <http://ssd.sscc.ru/ru/chair/nsu/arch>. – Загл. с экрана.

**8.2. Программное обеспечение**

Для обеспечения реализации дисциплины используется стандартный комплект программного обеспечения (ПО), включающий регулярно обновляемое лицензионное ПО Windows и MS Office.

Специализированное ПО не требуется.

**9. Профессиональные базы данных и информационные справочные системы**

1. Полнотекстовые журналы Springer Journals за 1997-2015 г., электронные книги (2005-2016 гг.), коллекция научных биомедицинских и биологических протоколов SpringerProtocols, коллекция научных материалов в области физических наук и инжиниринга SpringerMaterials, реферативная БД по чистой и прикладной математике zbMATH.
2. Электронные ресурсы Web of Science Core Collection (Thomson Reuters Scientific LLC.), Journal Citation Reports + ESI
3. БД Scopus (Elsevier)
4. Лицензионные материалы на сайте eLibrary.ru

**10. Материально-техническое обеспечение**

Таблица 10.1

|  |  |  |
| --- | --- | --- |
| **№** | **Наименование** | **Назначение** |
| 1 | Презентационное оборудование (мультимедиа-проектор, экран, компьютер для управления) | Для проведения лекционных занятий |
| 2 | Компьютерный класс (с выходом в Internet) | Для организации практических занятий и самостоятельной работы обучающихся |

Материально-техническое обеспечение образовательного процесса по дисциплине для обучающихся из числа лиц с ограниченными возможностями здоровья осуществляется согласно «Порядку организации и осуществления образовательной деятельности по образовательным программам для инвалидов и лиц с ограниченными возможностями здоровья в Новосибирском государственном университете».

**Лист актуализации рабочей программы дисциплины  
«Архитектура современных микропроцессоров и мультипроцессоров»**

|  |  |  |  |
| --- | --- | --- | --- |
| № | Характеристика внесенных изменений (с указанием пунктов документа) | Дата и №  протокола Ученого совета ФИТ | Подпись  ответственного |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |

1. С учетом выделенных часов на промежуточную аттестацию [↑](#footnote-ref-1)